

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-241577

(43)Date of publication of application : 11.09.1998

J1017 U.S. PTO
09/960500
09/24/01

(51)Int.Cl.

H01J 11/02

G09F 9/30

G09F 9/30

(21)Application number : 09-045359

(71)Applicant : HITACHI LTD

(22)Date of filing : 28.02.1997

(72)Inventor : AKIBA YUTAKA

NOMA TATSUJI

KAWAI MICHIFUMI

USHIFUSA NOBUYUKI

MURASE TOMOHIKO

SATO RYOHEI

MATSUZAKI EIJI

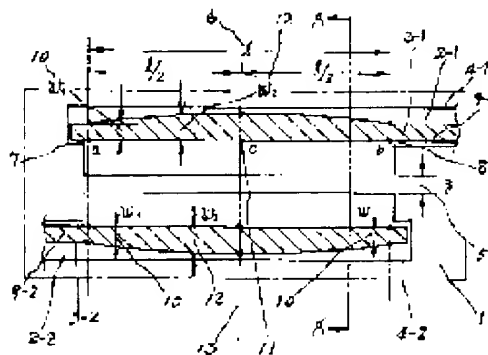
ISHIGAKI MASA HARU

(54) PLASMA DISPLAY PANEL AND DISPLAY DEVICE USING THE PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To stably perform all white/all black displaying on the full surface of a display panel by setting resistance values per unit length of a non-transparent electrode to be different between the center part of a display line and both end parts and distributing the resistance value of the center part to be smaller than those of both end parts.

SOLUTION: Transparent electrodes 2-1 and 2-2 and non-transparent electrodes 3-1 and 3-2 are formed in sequence on a glass board 1, the transparent electrodes 2-1 and 2-2 being arranged in parallel by keeping a specified gap, and in electrodes 4-1 and 4-2 having display lines 16, the pattern shapes of the non-transparent electrodes 3-1 and 3-2 are changed with respect to line lengths 16. In other words, symmetrically to a center axis 13, a pattern width is changed to be increased from an end part of the center part, and a ratio $W2/W1$ between the pattern width W of the points $a7$ and $b8$ of the end part and a maximum width $W2$ is set to 1.5. Thus, by continuously increasing the pattern width in the vicinity of the center part of the display panel from the end part, a voltage reduction dependent on an electrode line position is suppressed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-241577

(43) 公開日 平成10年(1998) 9月11日

(51) Int.Cl.⁶

H 0 1 J 11/02

G 0 9 F 9/30

識別記号

3 1 3

3 4 3

F I

H 0 1 J 11/02

G 0 9 F 9/30

B

3 1 3 A

3 4 3 E

審査請求 未請求 請求項の数20 O L (全 13 頁)

(21) 出願番号 特願平9-45359

(22) 出願日 平成9年(1997) 2月28日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 秋庭 豊

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72) 発明者 野間 辰次

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72) 発明者 河合 通文

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

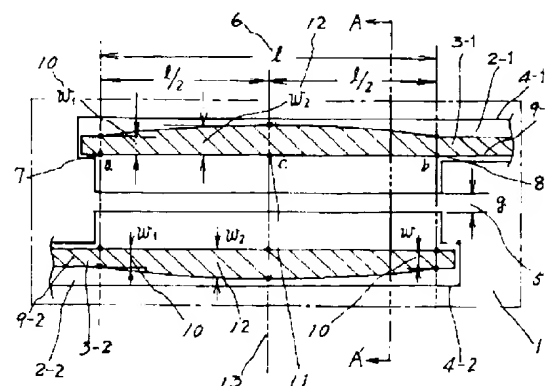
(54) 【発明の名称】 プラズマディスプレイパネル及びこれを用いた表示装置

(57) 【要約】

【課題】本発明は、電極ラインの低抵抗化を実現して、プラズマディスプレイパネル全面での全白/全黒表示を均一に表示発光させるための安定動作を確保することを目的とする。

【解決手段】本発明は、プラズマディスプレイパネルの各表示ラインを均一に表示発光させるため、電極ラインの構造に抵抗値分布を形成して、電極ライン位置xに依存する電圧降下分を取り除くものである。

図 1



【特許請求の範囲】

【請求項1】絶縁基板上に第一の電極と第二の電極が表示ラインごとに互いに平行に対抗配置され、該第一の電極と該第二の電極がそれぞれ透明電極と該透明電極よりも抵抗率の小さい不透明電極として形成されたプラズマディスプレイパネルであって、

該不透明電極の単位長さ当たりの抵抗値を、該表示ラインの方向に対して該表示ラインの中央部と両端部とで異ならせ、かつ該中央部の抵抗値が該両端部の抵抗値よりも小さくなるように分布させたことを特徴とするプラズマディスプレイパネル

【請求項2】前記不透明電極の単位長さ当たりの抵抗値を前記表示ラインの該中央部を中心に対称に分布させたことを特徴とする請求項1記載のプラズマディスプレイパネル

【請求項3】前記表示ラインの中央部の抵抗値を両端部の抵抗値に比べて約2/3倍にしたことを特徴とする請求項1記載のプラズマディスプレイパネル

【請求項4】前記不透明電極の単位長さ当たりの抵抗値分布を前記表示ラインの中央部を中心として対称に直線分布としたことを特徴とする請求項1記載のプラズマディスプレイパネル

【請求項5】前記不透明電極の単位長さ当たりの抵抗値分布を前記表示ラインの中央部を中心として対称に二次関数分布としたことを特徴とする請求項1記載のプラズマディスプレイパネル

【請求項6】前記不透明電極の単位長さ当たりの抵抗値分布を前記表示ラインの中央部を中心として対称に不連続な階段上分布としたことを特徴とする請求項1記載のプラズマディスプレイパネル

【請求項7】前記不透明電極の抵抗率を変化させて、前記不透明電極の単位長さ当たりの抵抗値分布を形成することを特徴とする請求項1～6のいずれかに記載のプラズマディスプレイパネル

【請求項8】前記不透明電極のパターン幅 w 、またはパターン厚 t を変化させて、前記不透明電極の単位長さ当たりの抵抗値分布を形成すること特徴とする請求項1～6のいずれかに記載のプラズマディスプレイパネル

【請求項9】前記不透明電極のパターン形状に孔、またはスリットを複数個設けて、前記不透明電極の単位長さ当たりの抵抗値分布を形成すること特徴とする請求項1～6のいずれかに記載のプラズマディスプレイパネル

【請求項10】前記不透明電極のパターン形状に設けた孔、またはスリットを前記表示ラインの中央部を中心として対称に分布させたことを特徴とする請求項9記載のプラズマディスプレイパネル

【請求項11】第一の絶縁基板上に第一の電極と第二の電極を表示ラインごとに互いに平行に対抗配置し、該第一の電極と該第二の電極をそれぞれ透明電極と該透明電極よりも抵抗率の小さい不透明電極として形成した表示電

極群を有するパネル前面基板と、第二の絶縁基板上に該第一の電極、該第二の電極と直交するように配置されたアドレス電極群を有するパネル背面基板とからなるプラズマディスプレイパネルと、

該第一の電極、該第二の電極及び該第三の電極に対して所定の駆動電圧波形を供給する駆動回路とを備えた表示装置であって、

該不透明電極の単位長さ当たりの抵抗値を、該表示ラインの方向に対して該表示ラインの中央部と両端部とで異ならせ、かつ該中央部の抵抗値が該両端部の抵抗値よりも小さくなるように分布させたことを特徴とする表示装置

【請求項12】前記不透明電極の単位長さ当たりの抵抗値を前記表示ラインの該中央部を中心に対称に分布させたことを特徴とする請求項1記載の表示装置

【請求項13】前記表示ラインの中央部の抵抗値を両端部の抵抗値に比べて約2/3倍にしたことを特徴とする請求項12記載の表示装置

【請求項14】前記不透明電極の単位長さ当たりの抵抗値分布を前記表示ラインの中央部を中心として対称に直線分布としたことを特徴とする請求項11記載の表示装置

【請求項15】前記不透明電極の単位長さ当たりの抵抗値分布を前記表示ラインの中央部を中心として対称に二次関数分布としたことを特徴とする請求項11記載の表示装置

【請求項16】前記不透明電極の単位長さ当たりの抵抗値分布を前記表示ラインの中央部を中心として対称に不連続な階段上分布としたことを特徴とする請求項11記載の表示装置

【請求項17】前記不透明電極の抵抗率を変化させて、前記不透明電極の単位長さ当たりの抵抗値分布を形成することを特徴とする請求項11～16のいずれかに記載の表示装置

【請求項18】前記不透明電極のパターン幅 w 、またはパターン厚 t を変化させて、前記不透明電極の単位長さ当たりの抵抗値分布を形成すること特徴とする請求項11～16のいずれかに記載の表示装置

【請求項19】前記不透明電極のパターン形状に孔、またはスリットを複数個設けて、前記不透明電極の単位長さ当たりの抵抗値分布を形成すること特徴とする請求項11～16のいずれかに記載の表示装置

【請求項20】前記不透明電極のパターン形状に設けた孔、またはスリットを前記表示ラインの中央部を中心として対称に分布させたことを特徴とする請求項19記載の表示装置

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報処理端末や平面型、壁掛けテレビ等に用いられるプラズマディスプレイ

パネル及びそれを用いた表示装置に係り、特にプラズマディスプレイパネル及びそれを用いた表示装置を安定動作させる構造に関する

【0002】

【従来の技術】プラズマディスプレイは、自己発光により表示を行うため、視野角が広く、表示が見やすい。また、薄型のものが作成できることや、大画面を実現できるなどの特徴を有しており、情報端末機器の表示装置や、高品位テレビジョン受像器等への応用が期待されている。

【0003】プラズマディスプレイは直流駆動型と交流駆動型に大別される。このうち交流駆動型のプラズマディスプレイは、電極を覆っている誘電体の作用によるメモリ機能を有しており、輝度が高い。近年、保護膜の適用などにより実用に耐える寿命が得られるようになり、多用途のビデオ・モニタとして交流駆動型が実現されている。

【0004】図1-4に、実用化されたプラズマディスプレイパネルの構造を示す部分斜視図を示す。このプラズマディスプレイパネルは、互いに対向して配置された背面基板2及び前面基板1を備える。背面基板2は、前面基板1との間隙を一定に保つためのバリアリフ3aを備え、前面基板1と背面基板2とは、このバリアリフ3aを介して接続されている。なお、図1-1は、図を見やすくするために、前面基板1と背面基板2のバリアリフ3aとを分離して図示した。

【0005】前面基板1は前面ガラス板4上に表示電極（透明電極）61、71、バス電極（不透明電極）62、72、誘電体層8、およびMgO（保護膜）9が形成された構造となっている。背面基板2は背面ガラス板5上にアドレス電極14、バリアリフ3aおよび蛍光体層12が形成された構造となっている。そして、前面基板1と背面基板2とを、それぞれ電極の形成された面が対向するように、互いに平行に配置して張り合わせることで、前面基板1と背面基板2の間に放電空間3fを形成している。なお、表示電極6、7とアドレス電極14とは、放電空間3fを挟んで直交するようにする。

【0006】このプラズマディスプレイパネルの断面図を、図1-5a～図1-5cに示す。図1-5aはアドレス電極14に平行で、基板1、2表面に垂直な平面で表示パネルの一部を切断した場合の断面図である。また図1-5bは、図1-5aのAの位置での断面図であり、その切断面は、アドレス電極14に垂直で、基板1、2表面に垂直な平面である。図1-5cは、図1-5aのBの位置での断面図であり、その切断面は、アドレス電極14に垂直で、基板1、2表面に垂直な平面である。なお図1-5a～図1-5cでは、図を見やすくするために、断面のみを図示し、画面裏に見えるであろう構成は省略した。

【0007】図1-5b、図1-5cに示すように、両基板1、2との間には、表示電極61、71の組毎に、表示セ

ル（放電セルとも言う）が形成され、両基板1、2とバリアリフ3aとにより放電空間3fが形成される。この放電セル内部には、蛍光体層12が形成されている。またセル内部の空間3fには放電ガスが封入されている。

【0008】この前面基板1の電極6、7と、背面基板2に形成されたアドレス電極14との間にパルス電圧を印加すると、前面基板1、背面基板2およびバリアリフ3aにより形成される各セル内3fに補助放電が発生する。この補助放電を利用して、各セル毎に前面基板1に形成されている平行した電極6と電極7を覆っている保護層9の表面に壁電荷を形成する。そしてこの壁電荷の形成されている電極6、電極7との間にパルス電圧を印加すると、主放電が発生する。この主放電により生ずる紫外線は、セル内部に塗布されている蛍光体12を発光させる。この表示パネルの表示は前面基板1を通して観察される蛍光体12からの光によるものである。

【0009】ここで示したプラズマディスプレイの従来例は、フラットパネル・ディスプレイ1994（日経マイクロデバイス編、1995年）の第198頁～第201頁に記載されている。

【0010】ところで、プラズマディスプレイパネルは、全面に渡って全白・全黒表示を安定に動作させなければならない。このため、前述の放電セル3fの構造により決定される所定の動作マージン、例えば図1-6に示すようなアドレス電圧 V_a とサステイン電圧 V_{sus} との関係を考慮して電極6、7の抵抗値等を設計している。

【0011】図1-6は、パネル面上の複数箇所（1）～（3）の放電セル（放電領域）の動作マージンを示したものである。例えば、それぞれの共通範囲となる斜線部分が全放電セルを正常に動作させることができる範囲になる。一般に放電セルには製造ばらつきがあり、それぞれが特有の放電特性（動作マージン）をもつ。各放電セルの製造ばらつきが大きければ、それだけ放電特性もばらつき、全放電セルの共通範囲となる放電特性（パネル動作マージン）の領域が減少してしまう。例えば、図1-6では、所定のアドレス電圧値に対して電極6、7に2H加するサステイン電圧 V_{sus} が15.0[V]～17.0[V]の場合、全ての放電セルを正常動作させるには、電極6、7で生ずる電極間の電圧降下が2.0[V]以内におさまるように設計しなければならない。

【0012】以上から、パネル全面にわたって安定動作を確保するためには、通常、（1）放電セルの構造やそのばらつきで決まるパネルの動作マージン幅の増加、（2）電極6、7で生じる電極間の電圧降下の低減が必要となる。

【0013】従来のプラズマディスプレイパネルでは、前述の電極6、7で生ずる電圧降下を抑制するために、透明電極である表示電極上に不透明電極である低抵抗なバス電極を設けた構造としている（特開平4-272634号公報）。すなわち、低抵抗なバス電極を設けること

で電極6、7全体の抵抗を抑制し、電極6、7で生じる電極間の電圧降下 ΔV の低減している。なお、この電極構造は、その幅、厚みをほぼ一定に形成しており、単位長さ当たりの抵抗値を変化させずに形成している。

【0014】

【発明が解決しようとする課題】このような従来技術により電圧降下を抑制するには、より低抵抗な材料を選定するか、電極幅もしくは電極厚を拡大することが一般に考えられる。

【0015】しかし、バス電極を低抵抗な材料により形成しても、既存の材料による低抵抗化には限界がある。また、電極幅を拡大しても、バス電極は不透明な材料により形成されているので、電極幅を広くするほど表示に寄与しない領域が増加してしまい、表示パネルの開口率を低下させてしまう。また、電極厚を拡大したとしても、エッチング等によるパターンの形成精度低下や形成時間増大、材料費や製造コストの増加（歩留りの低下）、膜厚の放電特性へ及ぼす影響等の問題がある。以上のように、従来の単位長さ当たりの抵抗値をほぼ一定とした電極構造では、その低抵抗化には限界があり、全ての放電セルを所定の動作マージン内で動作させるように設計することは容易ではなかった。放電セルが動作マージン内で動作しなければ、その領域は点灯しないので、画質は劣化してしまう。

【0016】本発明は、このような問題点を解決するものであり、表示パネル全面で安定した全白/全黒表示を可能とする新規なプラズマディスプレイパネルおよびこれを用いた表示装置を提供することにある。

$$i_{a,n-1} + i_{b,n-1} = i_d \text{ ----- 式 1}$$

【0023】

【数2】

$$i_{a,n-1} = (V_{a,n-1} - V_{a,n}) / r_o \text{ ----- 式 2}$$

【0024】

【数3】

$$i_{b,n-1} = (V_{b,n-1} - V_{b,n}) / r_o \text{ ----- 式 3}$$

【0025】

【数4】

$$V_{a,n} - V_{b,n} = (i_{a,n-1} - i_{a,n}) \cdot r_d \text{ --- 式 4}$$

【0026】

【0027】これらの離散化式から $V_m(x)$ ($m=a, b$) は、式(6)を満足する

【数5】

【0028】

【数6】

$$= (i_{b,n} - i_{b,n-1}) \cdot r_d \text{ --- 式 5}$$

$$\frac{1}{r^*} \cdot \frac{d^2 V_m(x)}{dx^2} - \frac{dV_m(x)}{dx} - \frac{1}{2} r_o \cdot i_d = 0 \text{ --- 式 6}$$

【0029】但し、境界条件は、 $V_m(x) = V_a(x)$ の場合は式(7)、式(8)で与えられ、

【0030】

【数7】

$$V_a(0) = V_o \text{ } [= V_o - r_o \cdot i_d] \text{ ----- 式 7}$$

【0017】

【課題を解決するための手段】まず、発明者らは、上記従来技術の問題点を解決するために、電極6、7間で生ずる電極間電圧 ΔV の解析モデルを作成し、電極6、7間の電位分布について検討した。

【0018】その結果、電極間電圧 ΔV が、駆動回路の有する内部抵抗 R_o と電極6、7の有するライン抵抗 r_o に関係する電圧降下分($\Delta V1 + \Delta V2$)と、電極6、7のライン位置 x (電極の両端を $x=0, 1$ とし、 $0 \leq x \leq 1$)に依存する電圧降下分 $\Delta V3$ とから成り立っていることが判明した。特に、電圧降下分 $\Delta V3$ の最大値 ΔV_{max} はライン抵抗による電圧降下分の半分に相当し無視できない量である。

【0019】この解析内容を図12、図13を用いて説明する。

【0020】図12は、電極間電圧 ΔV の解析モデルを示しており、X-Y電極からなる1表示ラインで全セルを点灯させた場合(全白表示)の等価モデルである。ここで、 i_d は放電電流、 r_o は単位長さ当たりのライン抵抗(バス電極抵抗)、 l は表示ラインの長さ、 R_o は駆動回路の内部抵抗、 v_o は表示パルス電圧(サステイン電圧)である。 V_a 、 V_b は両電極電圧であり、電極間電圧 ΔV は $V_a - V_b$ で与える。

【0021】このような解析モデルから、以下の離散化式および微分方程式が成り立つ。

【0022】

【数1】

【0031】

【数8】

$$\frac{dV_b(l)}{dx} = 0 \quad \text{----- 式8}$$

【0032】 $V_m(x) = V_b(x)$ の場合は式(9)、式(10)で与えられる。

【0033】

【数9】

$$\frac{dV_b(0)}{dx} = 0 \quad \text{----- 式9}$$

【0034】

【数10】

$$V_b(l) = 0 \quad \text{----- 式10}$$

に依存する。

【0036】 これらを解き、電極間電位差 $\Delta V(x) = V_a(x) - V_b(x)$ を求めると、式(11)のようになる。

【0037】

【数11】

【0035】 この時、定数 i_d 、 r_d 、 γ^2 は、解析モデル

$$\Delta V(x) = V_a(x) - V_b(x)$$

$$= V_0 - \frac{1}{2} r_d \cdot i_d \{ l + 2 g(x) \} \quad \text{----- 式11}$$

但し

$$g(x) = \frac{1}{\gamma} \left\{ \left[\frac{1 - \exp(-\gamma x)}{1 - \exp(-\gamma l)} \right] - \left[\frac{1 - \exp(\gamma x)}{1 - \exp(\gamma l)} \right] \right\}$$

$$\gamma^2 = \frac{2r_d}{r_d}$$

$$\left[\begin{array}{l} \text{一般式の場合} \\ \gamma^2 = 2(r_0 + j\omega L_0) \left(\frac{1}{r_d} + G_0 + j\omega C_0 \right) \end{array} \right]$$

【0038】 この場合、 γ が十分に零に近い場合、近似式(12)が得られる。

【0039】

【数12】

$$g(x) = \frac{x(l-x)}{l} \quad \text{----- 式12}$$

【0040】 従って、 $g(x)$ 、 $\Delta V(x)$ は図17に示すような特性を持つ

【0041】 この特性をグラフ化したものが図13であり、図13は、図12に示す等価回路の解析結果であり、図13aはX電極の電極電圧 V_a と表示ラインのライン位置 x 、Y電極の電極電圧 V_b と表示ラインのライン位置 x との関係、図13bは電極間電圧 $\Delta V (V_a - V_b)$ と表示ラインのライン位置 x との関係を示している。

【0042】 このように、電極間電圧 ΔV は、3種類

((1) ~ (3)) の電圧成分から構成されている。図中に示す(1)、(2)の領域は、それぞれ駆動回路の内部抵抗 R_0 、ライン抵抗 $r_0 \cdot l$ に関する電圧降下分である。 V_0 は、サステイン電圧 v_0 から駆動回路の内部抵抗 R_0 での電圧降下分 $R_0 \cdot i_d [-\Delta V1]$ を差し引いた値である。ライン抵抗 $r_0 \cdot l$ と放電電流 i_d の積の2分の1 $[-\Delta V2]$ が図中の(2)の領域を示す。(1)、(2)の領域はいずれもライン位置 x に対して一定である。

【0043】 これに対して、図中の(3)の領域は電極のライン位置 x に依存する電圧降下分(変化分) $[-\Delta V3]$ であり、近似的 ($r_0 \neq r_d \ll 1$) に x の2次関数になり、最大値 ΔV_{max} は図中に示すように $(r_0 \cdot l \cdot i_d) / 4$ となる。これは、(2)の電圧降下分 $(r_0 \cdot l \cdot i_d) / 2 [-\Delta V2]$ の半分に相当する。

【0044】従って、電極間電圧 $\Delta V(x)$ は、 $\Delta V1$ 、 $\Delta V2$ 、 $\Delta V3$ の成分から、以下の式(13)で表される。

$$\begin{aligned}\Delta V(x) &= v_0 - (\Delta V1 + \Delta V2 + \Delta V3) \\ &= v_0 - \{(ro \cdot l \cdot id) / 2\} \cdot \{1 + 2g(x) / l\} \\ &= v_0 - \{(ro \cdot l \cdot id) / 2\} \cdot \{1 + (2x/l) \cdot (1 - x/l)\} \\ &\dots\dots\dots (13)\end{aligned}$$

但し、関数 $g(x)$ は、

$$\begin{aligned}g(x) &= (1/\gamma) \cdot \{1 - \exp(-\gamma \cdot x)\} / \{1 - \exp(-\gamma \cdot l)\} \\ &\quad - \{1 - \exp(\gamma \cdot x)\} / \{1 - \exp(\gamma \cdot l)\} \\ &\dots\dots\dots (14)\end{aligned}$$

で表され、

$$\gamma^2 = 2ro \cdot l \cdot rd \cdot \epsilon \cdot 1 \dots\dots\dots (15)$$

…(15)の条件の基で、

$$g(x) = x \cdot (1 - x) / l$$

を用いた

【0046】このように、電極間電圧 $\Delta V(x)$ は、(13)の領域が存在することにより、表示ラインの電極ライン位置 x に依存する電圧降下分(変化分)が存在し、表示ラインの両端($x=0, l$)で最大値、表示ラインの中央部($x=l/2$)で最小値をとることが明らかとなった。

【0047】そこで、本発明は、電極間電圧 $\Delta V(x)$ に発生する電極ライン位置 x に依存する電圧降下分 $\Delta V3$ を削除、もしくは抑制することで上記目的を達成する。

【0048】すなわち、絶縁基板上に第一の電極と第二の電極が表示ラインごとに互いに平行に対抗配置され、該第一の電極と該第二の電極がそれぞれ透明電極と該透明電極よりも抵抗率の小さい不透明電極とで形成されたプラズマディスプレイパネルであって、該不透明電極の単位長さ当たりの抵抗値を、該表示ラインの方向に対して該表示ラインの中央部と両端部とで異ならせ、かつ該中央部の抵抗値が該両端部の抵抗値よりも小さくなるように分布させることで上記目的を達成する。

【0049】もしくは、第一の絶縁基板上に第一の電極と第二の電極を表示ラインごとに互いに平行に対抗配置し、該第一の電極と該第二の電極をそれぞれ透明電極と

$$\begin{aligned}ro(x) &= ro \cdot \{1 + (2x/l) \cdot (1 - x/l)\} \\ &= \{ro_0 \cdot (wo \cdot t_0)\} \cdot \{1 + (2x/l) \cdot (1 - x/l)\} \dots\dots (16)\end{aligned}$$

但し、 ro_0 、 wo 、 t_0 は、ライン位置 $x=0, l$ (実効的な表示ラインの両端)における電極ラインの抵抗率、パターン幅、パターン厚さを示す。

$$\Delta V(x) = V_0 - (ro \cdot l \cdot id) / 2 \dots\dots\dots (17)$$

となる。これにより、上記電圧降下分 $\Delta V3$ は取り除かれ、ライン位置 x に対して一定値となる。

【0056】電極ライン位置 x に依存する電圧降下分 $\Delta V3$ を取り除くことができれば、それだけ電極間の電位降下を抑制することができるので、全放電セルを好適な動作マージン内で動作させることが容易となり、表示パネル全面で安定した全白/全黒表示を実現することができる。従来のように単にバス電極を設けた場合、その材

該透明電極よりも抵抗率の小さい不透明電極とで形成した表示電極群を有するパネル前面基板と、第二の絶縁基板上に該第一の電極、該第二の電極と直交するように配置されたアドレス電極群を有するパネル背面基板とからなるプラズマディスプレイパネルと、該第一の電極、該第二の電極及び該第三の電極に対して所定の駆動電圧波形を供給する駆動回路とを備えた表示装置であって、該不透明電極の単位長さ当たりの抵抗値を、該表示ラインの方向に対して該表示ラインの中央部と両端部とで異ならせ、かつ該中央部の抵抗値が該両端部の抵抗値よりも小さくなるように分布させることで上記目的を達成する。

【0050】この場合、前記不透明電極の単位長さ当たりの抵抗値を前記表示ラインの該中央部を中心に対称に分布させることが好ましい。

【0051】また、前記表示ラインの中央部の抵抗値を両端部の抵抗値に比べて約2.5倍にすることが好ましい。

【0052】また、前記不透明電極の単位長さ当たりの抵抗値分布を前記表示ラインの中央部を中心として対称に直線分布、もしくは2次関数分布、もしくは不連続な階段上分布とすることが好ましい。

【0053】一方、上記電圧降下分 $\Delta V3$ を取り除くには、電極のライン抵抗 $ro(x)$ を式(16)のように設定することが好ましい。

【0054】

【0055】このように、電極のライン抵抗自体を電極ライン位置によって異ならせれば、式(13)の電極間電圧 $\Delta V(x)$ は、

質、形状等により前述の(1)、(2)の電圧降下分を低減することはできるが、電極ライン位置 x に依存する電圧降下分(3)を効果的に取り除くことはできない。

【0057】このような電極は、実際にはパターン幅、パターン厚さ、抵抗率の少なくとも1つをライン位置 x に対して異ならすことで実現することができる。

【0058】ここで、ライン抵抗 ro を式(18)に示すライン位置 x の関数として表すと、式(16)、式

(18)から式(19)が導かれる。

$$ro(x) = \rho(x) / \{w(x) \cdot t(x)\} \dots\dots\dots (18)$$

但し、 $w(x)$ 、 $t(x)$ 、及び $\rho(x)$ は、各々電極のライン位置 x に対するパターン幅、パターン厚さ、及び抵抗率を示す。ライン位置 x は、 $0 \leq x \leq 1$ の範囲をとる。

$$\{w(x)/w_0\} \cdot \{t(x)/t_0\} / \{\rho(x)/\rho_0\} \\ = 1 + (2x/1) \cdot (1-x/1) \\ = 3/2 - 2(x/1 - 1/2)^2 \dots\dots\dots (19)$$

従って、ライン位置 x に対して、パターン幅 $w(x)$ を変化させる場合は、式(20)を満足するような電極パターンを形成することが好ましい。

$$w(x)/w_0 = 3/2 - 2(x/1 - 1/2)^2 \dots\dots\dots (20)$$

また、パターン厚さ $t(x)$ を変化させる場合は、式(21)を満足するような電極パターンを形成することが好ましい。

$$t(x)/t_0 = 3/2 - 2(x/1 - 1/2)^2 \dots\dots\dots (21)$$

また、抵抗率 $\rho(x)$ を変化させる場合は、式(22)を満足するような電極パターンを形成することが好ましい。

$$\rho(x)/\rho_0 = 3/2 - 2(x/1 - 1/2)^2 \dots\dots\dots (22)$$

【0064】

【発明の実施の形態】本発明の実施例を以下に説明する。

【0065】図1は、本発明の一実施例であり、ガラスマディスプレイ装置の表示ラインに用いる電極構造の平面図を示す。

【0066】図1は、透明なガラス基板1上に、例えばITO膜で形成された透明電極2-1、2-2と、透明電極2-1、2-2よりも抵抗率 ρ の小さい例えば、 Cr 、 Cu 、 Co の金属積層膜で形成された不透明電極3-1、3-2を順に形成した電極4-1、4-2の平面形状を示す。電極4-1、4-2は透明電極2-1、2-2が一定のギャップ l_g 5を形成する様に平行に対抗配置して表示ラインのライン長さ l_6 を形成している。

【0067】そして、不透明電極3-1、3-2のパターン形状は、不透明電極3-1、3-2間のギャップを一定としたままで、点a-7と点b-8との距離で示すライン長さ l_6 に対してパターン幅 w を変化させている。点a-7と点b-8のパターン幅 w_1 は、引き出し線9-1、9-2と等しいパターン幅 w_1 10をもつが、この条件は必ずしも必要ではない。一方、点a-7と点b-8の中点となる点c-11でのパターン幅 w は、点a-7、点b-8のパターン幅 w_1 10よりも大きく、最大値 w_2 12をもつ。この時、表示ラインのライン長さ l_6 に対する任意の位置におけるパターン幅の形状は、点c-11の位置に配置した中心軸13に対して対象に変化させることが好ましい。

【0068】不透明電極3-1、3-2のパターン幅比： w_2/w_1 の変化は、不透明電極3-1、3-2の電極間電圧 $\Delta V(x)$ のライン位置 x の依存性を理想的に打ち消すために式(20)を満足させ、パターン幅比： w_2/w_1 は1.5となるように、例えば w_1 が100 μm の場合、 w_2 を150 μm に設定することが好ましい。パターン幅比： w_2/w_1 は1.5の値からずれると電極間

【0059】

率を示す。ライン位置 x は、 $0 \leq x \leq 1$ の範囲をとる。

【0060】

$$= 1 + (2x/1) \cdot (1-x/1) \\ = 3/2 - 2(x/1 - 1/2)^2 \dots\dots\dots (19)$$

パターンを形成することが好ましい。

【0061】

ましい。

【0062】

い。

【0063】

電圧 $\Delta V(x)$ のライン位置 x の依存性が現れるため、パターン形成精度等から数十 μm 以内に設計する。この場合ライン位置 x の原点($x=0$)を点a-7とし、点b-8を $x=1$ とし、基準のパターン幅 w_0 をパターン幅 w_1 11と等しくして設計する。

【0069】このように、表示パネルの中央部付近のパターン幅を端部から連続的に増加させることで、電極ライン位置に依存する電圧降下を抑制することができる。特に、式(20)を満足するような電極形状にすれば、理想的には電極ライン位置に依存する電圧降下を取り除くことができる。

【0070】但し、電極ライン位置に依存する電圧降下は、端部よりも中央部分の方が大きいことが解析結果より判明しているので、式(20)を満足せずに、表示パネルの中央部分に配置された所定の放電セル群に対してパターン幅を拡大するだけでも効果はある。

【0071】また、図1では、対向する不透明電極3-1、3-2間のギャップを一定にしたままで、パターン幅を増加させており、放電セルの安定した諸特性を得ることができる。

【0072】図1では、パターン形状を曲線的(二次関数分布)に形成しているが、図2、図3に示すように、段階的(段階状分布)もしくは直線的(直線分布)なパターン形状であっても問題はない。特に、図2に示すパターン形状において、いくつかの放電セル単位でパターン幅を段階的に異ならせてやれば、放電セル内に位置する不透明電極の幅をほぼ均一にでき、さらに安定した放電特性を得ることができる。

【0073】なお、前述の直線的もしくは段階的なパターン形状では、式(20)を近似して形成することが好ましい。

【0074】また、不透明電極3-1、3-2間のギャップは一定でなくとも、図4に示すような不透明電極3-1、3-2が対向する側のパターン幅を変化させても

良い。当然、不透明電極の両側のパターン幅を変化させても問題はない(図示せず)

【0075】次に、不透明電極3-1、3-2の一方にのみパターン幅wの変化を与える場合を説明する。

$$w(x)/w_0 = 2 - 4(x/1 - 1/2)^2 \dots\dots\dots (23)$$

式(23)から、電極間電圧V(x)のライン位置xの依存性を打ち消すには、パターン幅比: w_2/w_1 を1.5から2.0に増加させる必要がある

【0078】これにより、ライン中央部の単位長さ当たりの抵抗値rは、ライン両端の場合に比べて2/3から1/2へと更に大きく減少する。

【0079】これまではパターン幅wを可変として電圧降下分を抑制することを説明したが、構造プロセスの設計面からは、パターン厚さ、抵抗率rを個々に、或いはパターン幅も含めてこれらを同時に変化させても良い。例えば、パターン厚さを可変とする場合、選択エッチング等を用いて、段階的に厚くなるように形成すればよい

【0080】次に、本発明の電極形状を用いたプラズマディスプレイパネル及び表示装置の構造を説明する

【0081】図5は、図1の電極構造におけるA-A'線での断面図を示す

【0082】透明なガラス基板1の上に透明なSiO₂の下地膜1-1(図1の平面図では、省略)とITO膜の透明電極2-1、2-2が形成され、その上に抵抗率rの小さいCr、Cu、Crの金属積層膜の不透明電極3-1、3-2が数μm程度形成される。この時の不透明電極3-1、3-2のパターン幅w15、パターン厚さt16は、式(19)または式(20)を満足している。この不透明電極3-1、3-2が形成された後、壁電荷を蓄積する厚膜(薄膜の場合もある)の誘電体層1-7、2次電子放出係数が大きく耐スパッタ性に優れたMgO膜の保護層1-8が順に形成される。図6は、図1に示した本発明の電極構造を用いた一実施例であり、プラズマディスプレイパネル19の電極ライン配置構造の平面図を示す。パネル前面基板上に形成したX電極20、Y電極21とパネル背面基板上に形成したA電極22とが互いに直交している状態を示す。

【0083】Y電極21は、(Y)スキャン電極として駆動するためVGAパネルの場合、グミュー電極等を除いて21-1から21-480の480本が形成される。一方、X電極20の場合、共通電極として同時駆動するため、全てのY電極21-1、から21-480に対応した480本の電極ラインが電気的に接続されて形成される。A電極22は、RGB表示をアドレスするため、VGAパネルでは640画素、1920(1920×3)セル分の22-1から22-1920までの1920本が形成される。A電極22の取り出し端子がプラズマディスプレイパネル19の両サイトに形成されているが、片側のみから取り出す場合もある。

【0076】この場合、式(20)から導かれる次式を用いる。

【0077】

【0084】図1に示した電極構造は、一点鎖線で囲んだ表示ライン23の部分を示し、X電極20の一ラインとY電極20-3の一ラインで構成される。表示ライン23に対してA電極22を直交配置させることによりセル空間が形成されている。

【0085】図7は、図1に示した本発明の電極構造を用いた一実施例であり、図6におけるプラズマディスプレイパネル19のA電極22上に引いたB-B'線における断面図を示す

【0086】Yスキャン方向の1セル領域24に着目すると、透明なガラス基板28からMgO膜の保護層36までを含むパネル前面基板25と、ガラス基板37から誘電体層35-2までを含むパネル背面基板26とは、放電空間を確保する働きを兼ねた隔壁(図7では図示されない、図8の断面図に示す)により隔壁高さh27を隔てて対抗配置される。隔壁高さh27は、蛍光体厚さを考慮して、100~200μmで適正化される場合が多い。

【0087】透明なガラス基板28上に、透明なSiO₂の下地膜29-1を形成し、その上にX電極30とY電極31を構成する透明なITO膜32-1、32-2と不透明なCr、Cu、Crの金属積層膜33-1、33-2を形成している。X電極30とY電極31の間の放電開始電圧Vxyは、主としてITO膜32-1、32-2で形成される放電ギャップ長さg34に依存している。X電極30とY電極31の上には、壁電荷を蓄積し電極間の絶縁性を確保するため厚膜プロセスによる誘電体層35-1を10~20μm程度形成している。更に、その上に2次電子放出係数が大きく耐スパッタ性に優れたMgO膜の保護層36が形成されている。特に、MgO膜の膜応力を緩和するため、材質やプロセス条件を考慮した多層構造により誘電体層35を形成する場合もある

【0088】同様にして、ガラス基板37上に、透明なSiO₂の下地膜29-2を形成し、その上に不透明なCr、Cu、Crの金属積層膜からなるA電極38と厚膜プロセスによる誘電体層35-2が順に形成される。

【0089】誘電体層35-2を形成したパネル背面基板26上に、図示されない隔壁(図8の断面図に示す)を形成し、更にこの隔壁側面と隔壁の配置されない誘電体層35-2の表面上に表示発光に必要な蛍光体39を形成している

【0090】蛍光体まで形成したパネル背面基板26とパネル前面基板25とを、3電極セル構造がパネル全面に対して均一かつ精度よく形成されるように一体化組立

てを行い、一定のNe-Xeガス(200torr)を封入する気密封止の基でプラズマディスプレイパネル19が製作される。

【0091】X電極30とY電極31の2電極間にパルス電圧を印加し、維持放電に伴って発生する紫外線10が蛍光体39を励起し可視光を出している。

【0092】図8は、図6におけるプラズマディスプレイパネル19のY電極21上に引いたC-C'線における断面図を示す。

【0093】アドレス方向の1画素領域41に着目すると、3セルRGB分の放電空間42-1、42-2、42-3を形成し、図4に示した断面構造と同様に透明なガラス基板28からMgO膜の保護層36までを含むパネル前面基板25と、ガラス基板37から誘電体層35-1までを含むパネル背面基板26とは、放電空間12を確保する働きを兼ねた誘電体隔壁43-1、43-2、43-3、43-4により隔壁高さh27を隔てて対抗配置されている。

【0094】図9は、プラズマディスプレイパネル19を駆動する表示装置のブロック図を示す。

【0095】表示装置の基本構成は、パネル、駆動回路、制御回路、及び電源回路で構成され、X電極20、Y電極21、及びA電極22からなる表示ライン23を形成したプラズマディスプレイパネル19と、表示ライン23に対して壁電荷を用いた各電極間の書き込み放電と維持放電(サステイン放電)による発光表示を行うための各種駆動電圧波形を印加する駆動回路と、表示データを転送して前記駆動回路を制御する制御回路と、前記駆動回路に必要な各種内部電圧を発生させるDC-DCコンバータの電源回路を備えている。

【0096】駆動回路は、X、Yのサステインパルス発生器44-1、44-2とモリッシュクLSDライバを用いたスキャンドライバLSI列45、アドレスドライバLSI列46-1、46-2からなる。スキャンドライバLSI列45は、Yのサステインパルス発生器44-2に重なるため基準電圧をシフトさせるフローティング方式をとり、制御信号をボトカプ47を通して伝送する。コントロール回路48は、ゲートアレイとフレームメモリで構成される。また、DC-DCコンバータ19は、サステイン電圧 V_{st} を基に駆動波形に必要な各種内部電圧 V_{wi} 、 V_{ai} を発生させている。

【0097】以上のような、本発明の電極構造を用いたプラズマディスプレイパネルおよび表示装置は、X電極とY電極の2電極間にパルス電圧を印加して放電発光させた場合に発生する電極間電圧(電位差) $\Delta V(x)$ のライン位置 x の依存性を取り除くことができるので、もしくは抑制することができるので、全放電セルの動作マージンを容易に確保することができ、表示パネル全面で安定した全白/全黒表示が可能となる。特に、従来に比べてそのほぼ7割の動作マージンでの設計が可能となるの

で、これによる設計上の効果は大きい。ここで7割とは、図13に示すライン位置 x に依存する電圧降下分を削除した値である。

【0098】次に、図6に示すプラズマディスプレイ19の表示ライン23に用いる他の電極構造を図10に示す。これは、単位長さ当たりの抵抗値 $r_0(x)$ を、不透明電極57、58の中に形成した抜き取り孔60(60-1、60-2、……)の個数分布により式(16)を満足するように設定したものである。孔60の形状寸法、個数をセル寸法以下のピッチで形成することにより、単位長さ当たりの抵抗値 $r_0(x)$ の精度を向上させている。この場合に発生する電極間電圧(電位差) $\Delta V(x)$ は、ライン長さ61の両端($x=0, 1$)の電位差が増加して中央($x=1/2$)の電位差と等しくなる。つまり、電圧シフト量を増加させて電極間電圧(電位差) $\Delta V(x)$ のライン位置 x の依存性を取り除いている。当然ながら、同様にして、ライン長さ61の領域において、パターン厚さ t_0 や抵抗率 ρ_0 を増加させてもよい。

【0099】この他にも、図11に示すように、各々の電極を形成する不透明電極64、65のパターンの中に形成した地形形状の抜き取り孔66(65-1、65-2、……)の大きさを段階的に可変として設けても同様の効果が得られる。

【0100】このように、不透明電極パターンに孔を設けることで、電極パターンの抵抗値を可変とすることができ、これにより電極間電圧(電位差) $\Delta V(x)$ のライン位置 x の依存性を除去、もしくは抑制することができる。

【0101】なお、本発明は、これまで説明してきた電極構造に限定されるものではなく、電極間電圧(電位差) $\Delta V(x)$ のライン位置 x 依存性の除去、もしくは抑制することができる構造であれば良い。従って、不透明電極3-1、3-2に比較して透明電極2-1、2-2の抵抗率 ρ を無視できない場合は両方の電極構造(材質含)を考慮して設定しても問題はない。すなわち、透明電極2-1、2-2に前述の構造を適用しても問題はない。

【0102】

【発明の効果】以上、説明してきたように、本発明は、X電極とY電極の2電極間にパルス電圧を印加して放電発光させた場合に発生する電極間電圧(電位差) $\Delta V(x)$ のライン位置 x 依存性を取り除く、もしくは抑制することができるので、プラズマディスプレイパネルやこれを用いた表示装置の安定動作を実現することができる。

【図面の簡単な説明】

【図1】本発明の電極構造を示す平面図

【図2】本発明の電極構造を示す平面図

【図3】本発明の電極構造を示す平面図

【図4】本発明の電極構造を示す平面図

【図5】本発明の電極構造を示す断面図。

【図6】本発明のプラズマディスプレイパネルを示す平面図。

【図7】本発明のプラズマディスプレイパネルを示す断面図。

【図8】本発明のプラズマディスプレイパネルを示す断面図。

【図9】本発明のプラズマディスプレイパネルを駆動する駆動回路を示したブロック図。

【図10】本発明の電極構造を示す平面図。

【図11】本発明の電極構造を示す平面図。

【図12】本発明の解析モデルを示す図。

【図13】本発明の解析結果を示す図。

【図14】従来のプラズマディスプレイパネルを示す斜視図。

【図15】従来のプラズマディスプレイパネルを示す断面図。

【図16】放電セルの動作特性を示す図。

【図17】本発明の解析結果を示す図。

【符号の説明】

1：透明なガラス基板

2：透明電極

3：不透明電極

5、34：ギャップ長さ g

6：ライン長さ

10：パターン幅 w_1

12：パターン幅 w_2

13：中心軸

16：パターン厚さ t

17、35：誘電体層

18、36：保護層

19：プラズマディスプレイパネル

20、30、50、55、62、67：X電極

21、31、51、56、63、68：Y電極

22：A電極

24：1セル領域

25：パネル前面基板

26：パネル背面基板

27：隔壁高さ h

39：蛍光体

40：紫外線

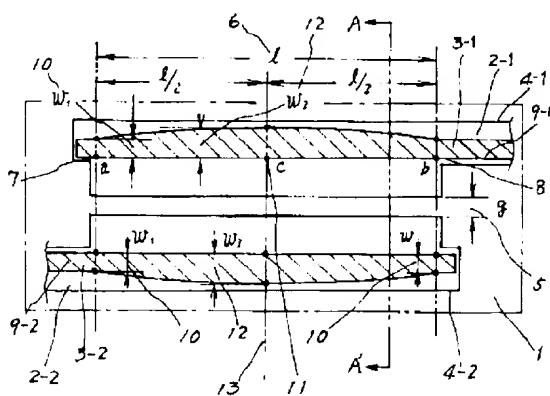
41：1画素領域

42：放電空間

43：誘電体隔壁

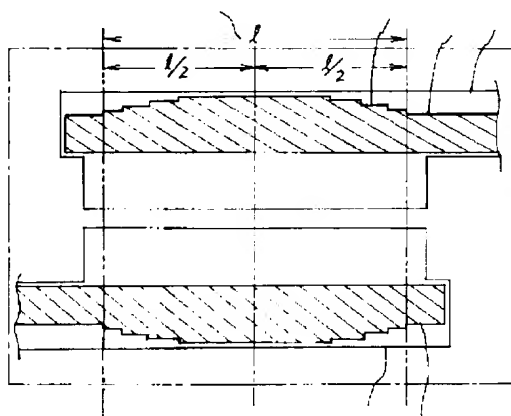
【図1】

図 1



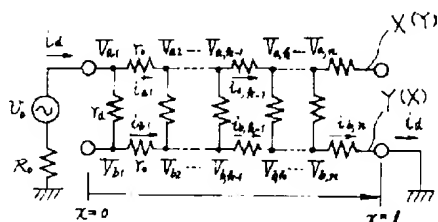
【図2】

図 2



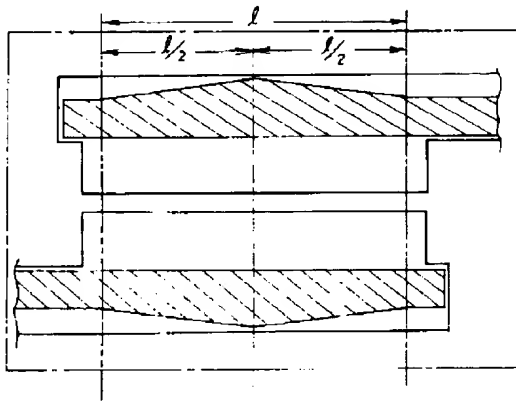
【図12】

図 12



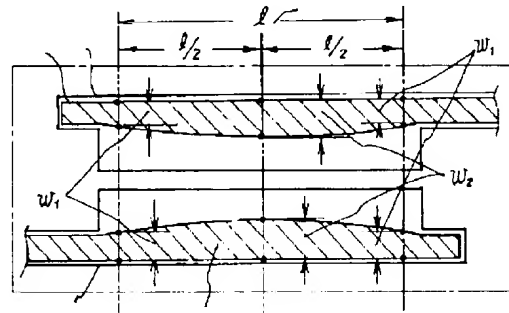
【図3】

図 3



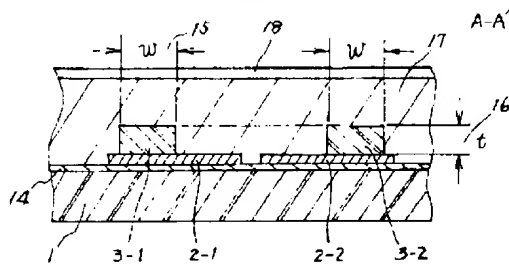
【図4】

図 4



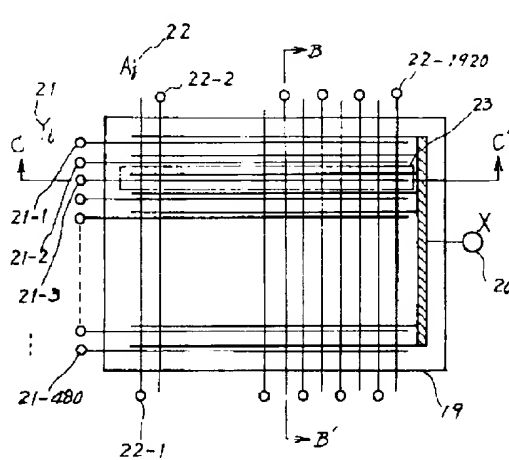
【図5】

図 5



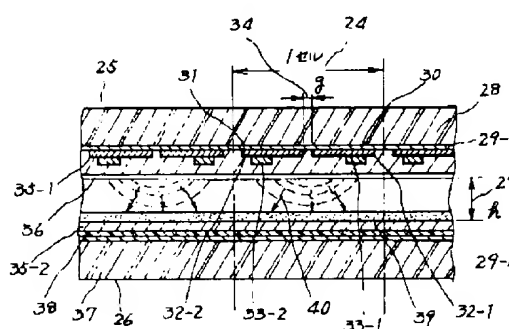
【図6】

図 6



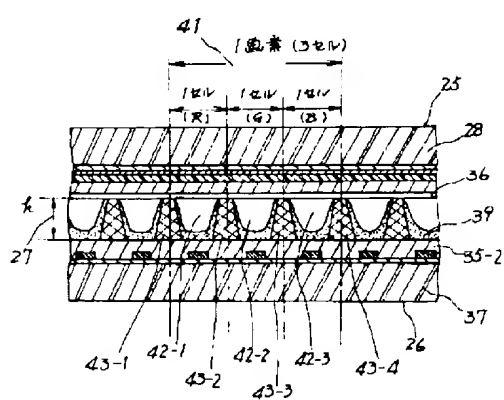
【図7】

図 7

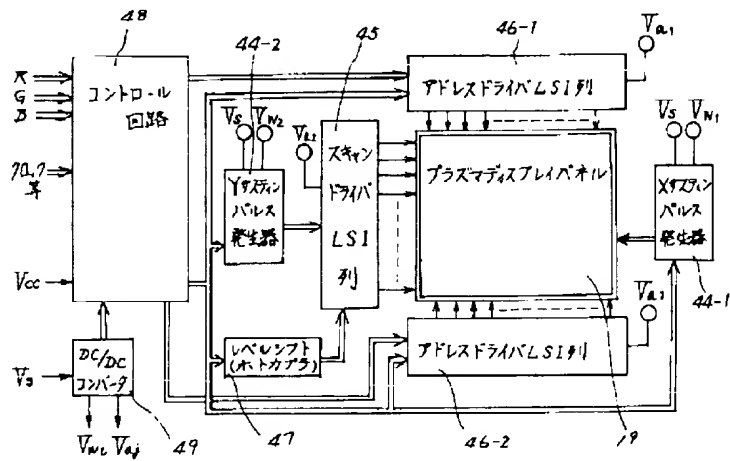


【図8】

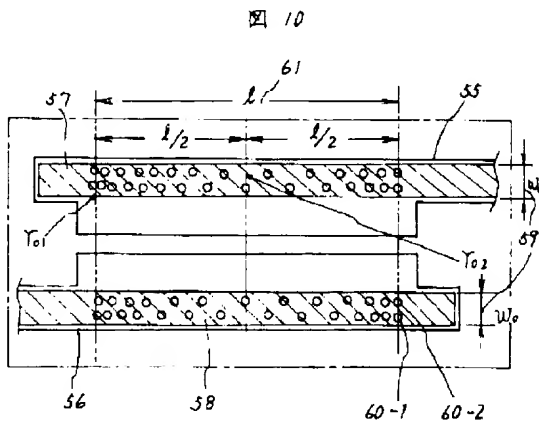
図 8



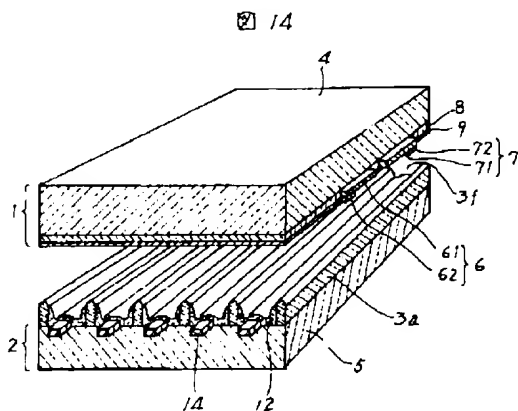
【図9】



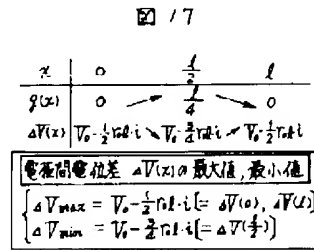
【図10】



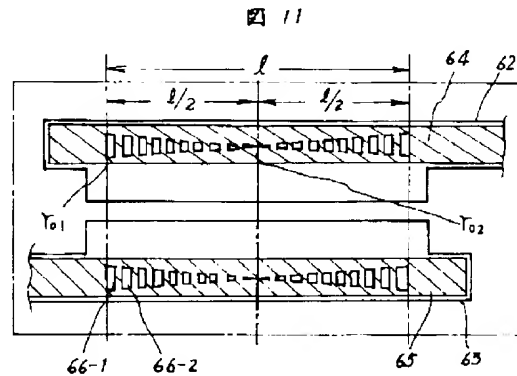
【図14】



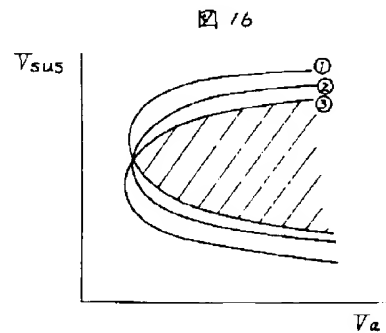
【図17】



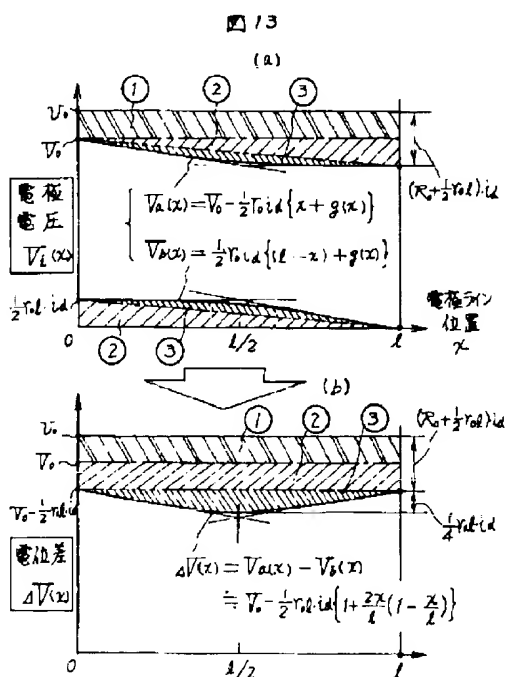
【図11】



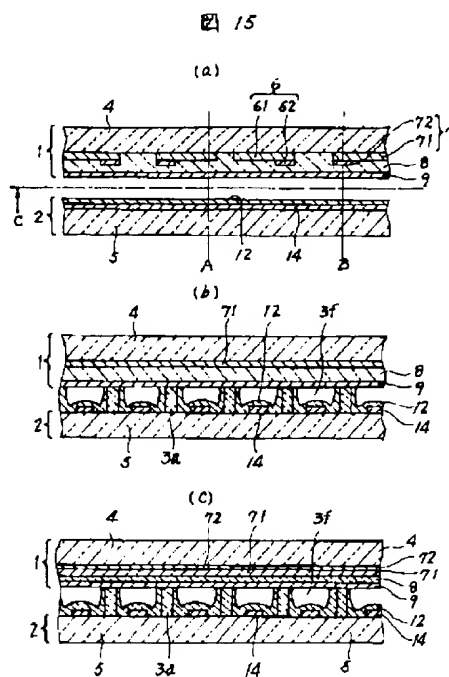
【図16】



【例 13】



【例 15】



フロントページの続き

(72)発明者 牛房 信之
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

(72)発明者 村瀬 友彦
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

(72) 発明者 佐藤 了平
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

(72) 発明者 松崎 永二
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

(72) 発明者 石垣 正治
東京都千代田区神田駿河台四丁目6番地株
式会社日立製作所家電・情報メディア事業
本部内